TELECOPIE/FAX

MATRA COMMUNICATION

DIVISION TERMINAUX RESIDENTIELS

DE/FROM : G. NIHOUARN

Tel : (33) 02.98.76.71.42

Fax : (33) 02.98.76.71.99

Society : MATRA. BdA

To : J.C BEAUSOLEIL

C/C : Fax : 7.6216

DATE : le 07/01/98

Cet envoi comprend
Ce nombre inclut cette page :

This facsimile consists of
This number includes this page : 5 PAGE(s)

Si vous n'avez pas reçu clairement cet envoi
veuillez nous contacter par téléphone au

If you don't receive legible copies of all pages,
please telephone immediately (33) 02.98.76.

OBJET / SUBJECT : - Doc sur bus SSB
et FAST Read Mode
pour la discussion de demain matin
avec Franck MARTI.

S. Debatin

50 rue du Président Sadate 29 562 QUIMPER CEDEX 9
Tel 98 76 70 00 - Fax 98 76 70 01 - TX 940036

Le bus SSB

1 - PRESENTATION GENERALE

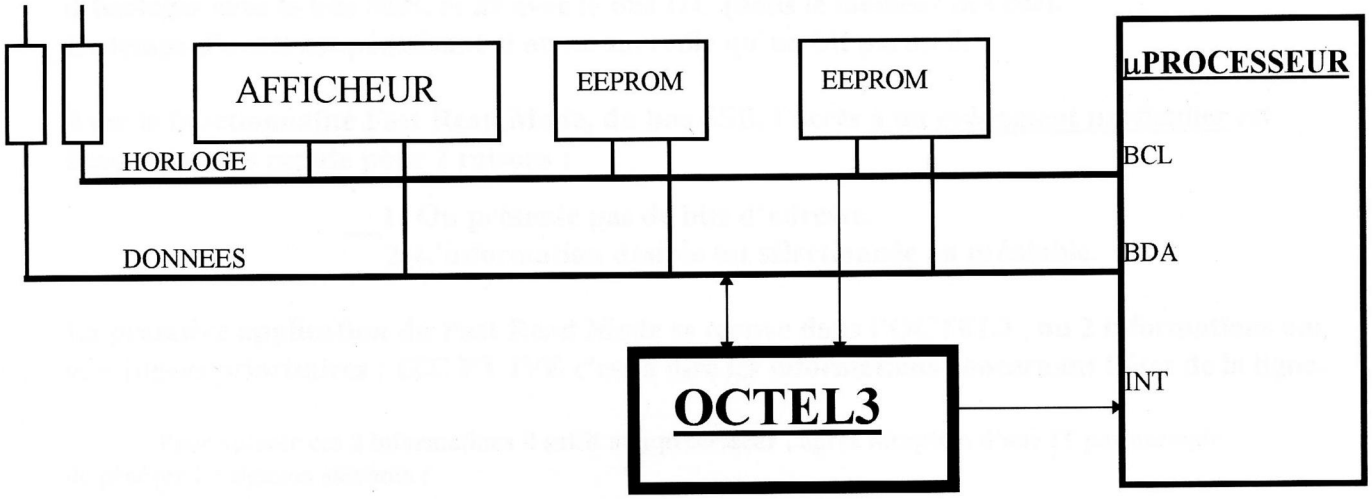


Figure 1 : Exemple d' utilisation

A- **Le bus SSB est un bus série synchrone qui peut fonctionner sur un bus série bidirectionnel déjà existant sans en perturber fonctionnement.**
Il est activé quand le bus hôte est désactivé c'est a dire quand les 2 liaisons HORLOGE et DATA sont à l'état haut.

Nota : Quand on évoque un bus série bidirectionnel déjà existant on pense bien sur au bus I2C de PHILIPS ainsi que le montre le synoptique ci-dessus. Il n'est pas faux de dire que le bus SSB est un « complément » du bus I2C , on peut aussi dire que le bus SSB « tolère » le bus I2C, c'est selon...

B- **Le bus SSB ainsi utilisé permet des vitesses de transfert plus élevée que le bus I2C , puisqu'il s'affranchit tout le protocole I2C. Il a quand même une limite (il faut le dire...) : Il ne peut y avoir qu'un seul composant de ce type par bus.**

Avec le circuit PHILIPS PCD 3316 (Le circuit concurrent de l'OCTEL3 en quelque sorte puisqu'il traite du CLID et du SCWID) le µprocesseur doit générer 58 cycles d'horloge pour récupérer un octet .
L'OCTEL3 dans les mêmes conditions demande 30 cycles d'horloges soit une vitesse d'accès 2 fois supérieure.

NOTA :Ce temps d'accès peut encore être amélioré si on utilise une des caractéristiques du bus SSB :

Le FAST READ MODE

Dans ce cas d'utilisation le nombre de cycles d'horloge est de 18. Dans ce cas d'application le bus SSB est 3 fois plus rapide que le bus I2C...

2- Le FAST READ MODE

La fonctionnalité Fast Read Mode a été élaborée pour permettre la surveillance d'événements jugés prioritaires, et donc accessibles dans un temps d'accès minimum.

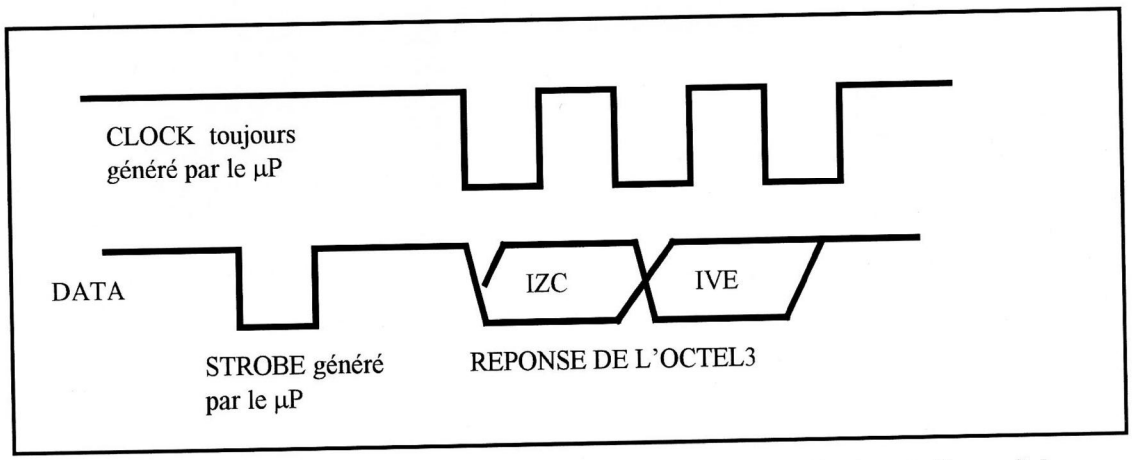
La lecture d'un octet d'état avec le mode normal (NORMAL READ MODE) demande 15 cycles d'horloges avec le bus SSB, et 29 avec le bus I2C (dans le meilleur des cas).
Ce temps d'accès est pénalisant si on ne surveille qu'un bit parmi 8.

Avec la fonctionnalité Fast Read Mode, du bus SSB, l'accès à un <u>événement particulier</u> est beaucoup plus rapide pour 2 raisons :

- **1- On présente pas de bits d'adresse.**
- **2-L'information désirée est sélectionnée au préalable.**

La première application du Fast Read Mode se trouve dans l'OCTEL3 , ou 2 informations ont étés jugées prioritaires : IZC ET IVE c'est à dire les informations concernant l'état de la ligne.

Pour obtenir ces 2 informations il suffit au µprocesseur , après réception d'une IT par exemple, de générer les signaux suivants :



Comme on peut le constater les informations demandées sont rapidement disponibles.

Pour des raisons de coût silicium le Fast Read Mode de l'OCTEL3 est limité à 2 bits et toujours les mêmes.
Il est bien évident que ce concept permet de sélectionner d'autres informations dynamiquement, et donc de faire un choix suivant le contexte de l'application.

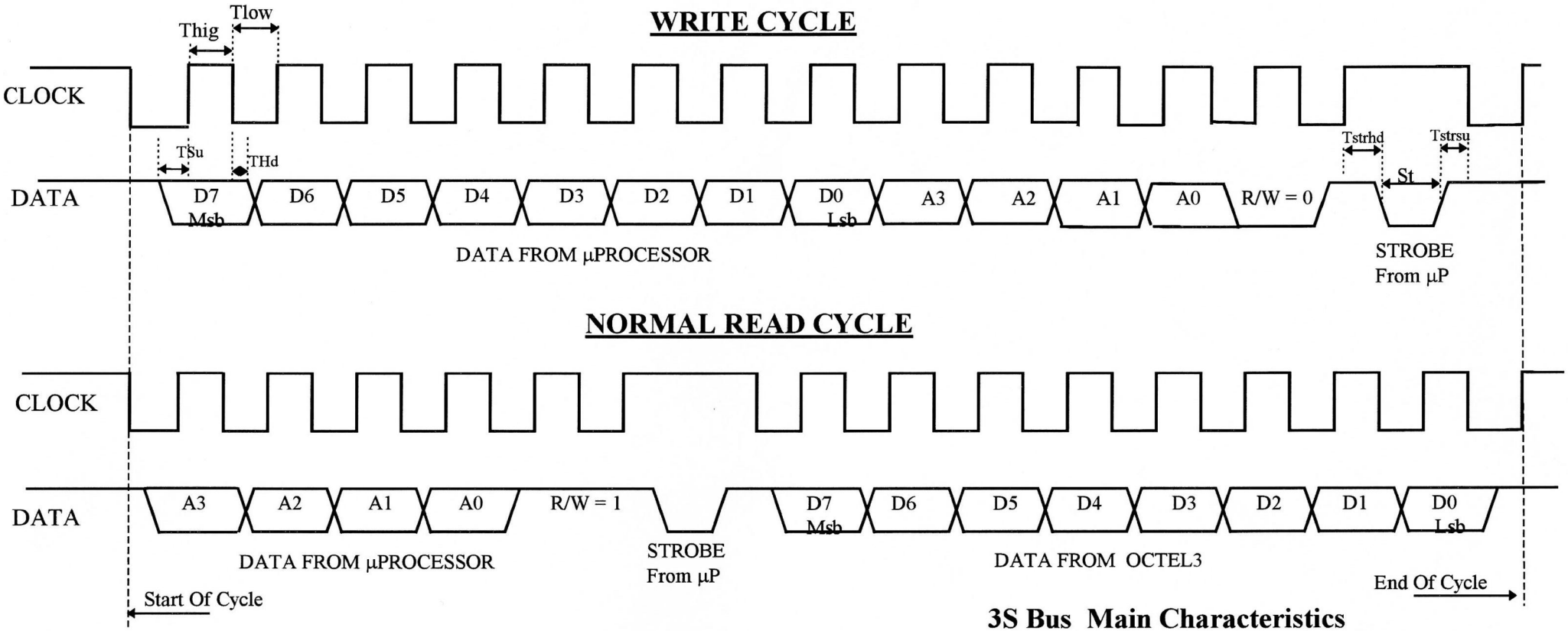
Le nombre de bits à surveiller en Fast Read Mode n'est pas limité (de 1 à n...)

Bien entendu l'utilisation du gestionnaire d'interruptions associé au Fast Read Mode est très utile :

Un cycle de Fast Read Mode « RESET » l'IT si cette IT est générée par les informations déclarées en lecture Fast Read Mode , sinon l'IT reste positionnée et le microprocesseur doit alors accéder aux autres registres pour connaître l'origine de l'interruption.

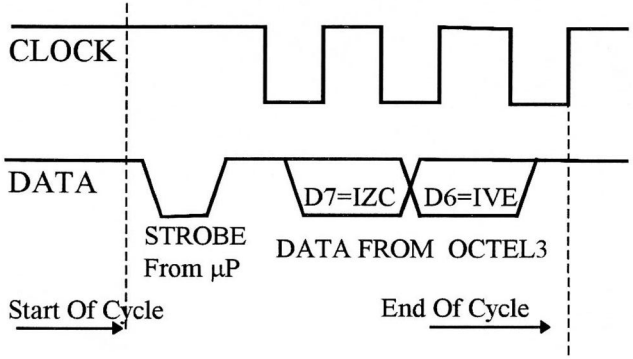
3S BUS CYCLES

WRITE CYCLE

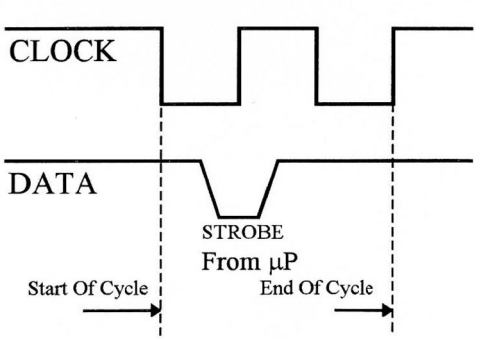


NORMAL READ CYCLE

FAST READ CYCLE



REFRESH CYCLE



3S Bus Main Characteristics

	Characteristics	Sym	Min	Max	Units	Note
1	CLOCK Frequency	Fclk	0	500	Khz	
2	LOW period of the CLOCK	Tlow	1		µS	
3	HIGH period of thre CLOCK	Thig	1		µS	
4	DATA Set-Up Time	TSu	0.5		µS	
5	DATA Hold Time	THd	0.5		µS	
6	STROBE Hold Time	Tstrhd	0.5		µS	
7	STROBE Set-Up Time	Tstrsu	0.5		µS	
8	STROBE Time	St	1		µS	
9	INT Reset Delay Time (L to H)	Irdt	0.2		µS	

EN RESUME :

LE BUS SSB , PAR SON PROTOCOLE SIMPLIFIE ET PAR SON FAST READ MODE EST UNE SOLUTION AVANTAGEUSE POUR DES APPLICATIONS GRAND PUBLIC OU LA RECHERCHE DU TRÈS BAS COUT RESTE UNE PREOCUPATION PERMANENTE POUR TOUS .